

MODELADO Y APLICACIÓN DEL SSSC

RESUMEN

Los FACTS de operación en serie como el TCSC (capacitor serie controlado por tiristores) y el SSSC (compensador serie estático síncrono) permiten el control del flujo de potencia activa. Las características de estos dispositivos ayudan a solucionar problemas de operación de estado estacionario del sistema, sin necesidad de realizar un re-despacho de generación, haciendo más flexible la red. En este capítulo se resume el modelado del SSSC y se presenta una aplicación de estado estacionario del dispositivo.

COMPENSADOR SERIE ESTÁTICO SÍNCRONO

El efecto de la compensación serie con un elemento pasivo, tal como un condensador insertado en la línea de un sistema de transmisión, es reducir la impedancia efectiva de la línea, es decir, acercar los dos nodos eléctricamente [1-2]. Una línea compensada puede transportar mayor cantidad de potencia en comparación con el flujo natural que por ella circula cuando no lo está. El voltaje en terminales del condensador serie se sitúa en cuadratura efectiva con la corriente que circula por la línea compensada, y por tanto, el elemento es capaz de intercambiar reactivos con la línea.

En la figura 8.1 se puede apreciar que el voltaje a través del condensador se encuentra en cuadratura con su corriente. De acuerdo con el diagrama unifilar, el valor de la impedancia serie de la línea se modifica en un valor dado por:

$$z_{serie} = r_L + j(x_L - x_C) \quad (317)$$

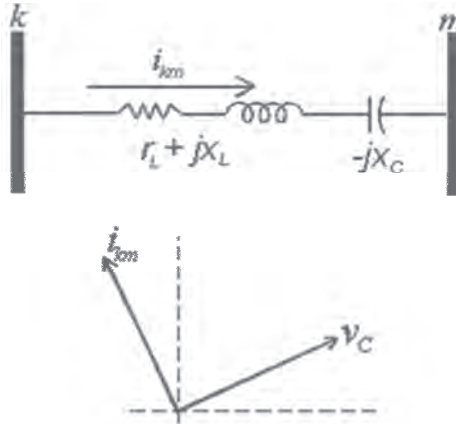


Figura 8.1 Condición de operación de estado estacionario

Si se desprecia la resistencia de la línea, el flujo de potencia activa que fluye del nodo k al m se expresa mediante:

$$P_{km} = \frac{|V_k| |V_m| \sin \delta_{km}}{(x_L - x_C)} \quad (318)$$

Donde $|V_k|$ y $|V_m|$ son las magnitudes de los voltajes en los nodos k y m , respectivamente; δ_{km} es la diferencia entre las fases de los voltajes de los nodos k y m ; x_L es la reactancia de la línea, y x_C es la reactancia del capacitor serie.

El TSSC (capacitor serie conmutado por tiristores) y el TCSC (capacitor serie controlado por tiristores), pueden realizar una compensación más adecuada [2]. El primero modifica de manera discreta la impedancia efectiva de la línea introduciendo las etapas de compensación necesarias. El control de los tiristores conecta los condensadores en serie conforme la referencia lo exija. El principio de operación del TCSC es similar, la diferencia es que el TCSC incluye un TCR (reactor controlado por tiristores), lo que permite una regulación fina. En la figura 8.2 se representan los esquemas básicos del TSSC y TCSC [3].

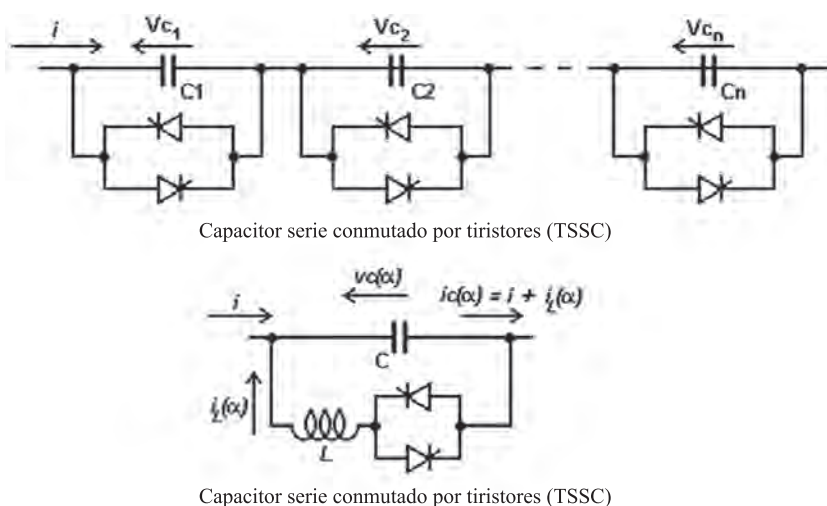


Figura 8.2 Esquemas básicos TSSC y TCSC

El compensador estático serie síncrono (SSSC, por sus siglas en inglés) [4-6] realiza las mismas funciones que un compensador serie convencional, pero con una regulación fina, y sin la necesidad de elementos pasivos (capacitancias y reactores). Es decir, inyecta un voltaje en cuadratura con la corriente de la línea pero de magnitud variable e independiente del valor de la corriente. En el caso de la compensación serie convencional, como se ilustra en la figura 8.1, el voltaje en el capacitor cambia con la variación del voltaje en las barras k y m , y, por ende, con la corriente.

En la figura 8.3 se ilustra el esquema básico del SSSC: una fuente convertidora (VSC-B) de voltaje se inserta en serie con la línea de transmisión por medio de un transformador de acoplamiento (BT). El voltaje de CD de entrada para la fuente convertidora es tomado de las terminales del capacitor de CD.

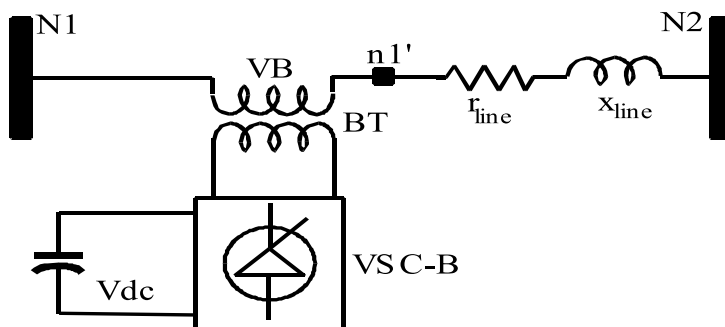


Figura 8.3 Esquema básico del SSSC

El voltaje que entrega la fuente convertidora a través del transformador de acoplamiento está en cuadratura (en adelanto o atraso) con la corriente que circula en la línea (que es lo que sucede cuando una línea está compensada en serie). Cualquier otra relación angular entre la corriente y el voltaje inyectado en serie implica intercambio de potencia activa [7]. La ventaja principal del SSSC es que puede compensar la línea en adelanto y en atraso (efecto capacitivo o inductivo), lo cual hace posible que la dirección del flujo de potencia pueda ser, incluso, invertida totalmente.

Para la configuración de la figura 8.3 no es posible que el dispositivo intercambie potencia activa con la red. Esto sería posible si en lugar del capacitor hubiese una fuente de potencia de CD, un sistema de almacenamiento de energía basado en tecnología de superconductores, etc. En resumen, se asume que el dispositivo no puede intercambiar potencia activa con la red si no se le proporciona desde la terminal de CD de la estación convertidora. El capacitor se mantiene cargado y a voltaje constante debido a que existe un ligero desvío angular (medio grado puede ser suficiente) entre el voltaje inyectado a la línea y la corriente que circula por ella. Para los estudios de estado estacionario que se presentan a continuación, se asume que no se tienen pérdidas en el capacitor y que no existe intercambio de potencia activa entre el dispositivo SSSC y la red de potencia.

Inclusión del SSSC en el problema de flujos de potencia

El modelo de circuito del SSSC se ilustra en la figura 8.4. Se ha mencionado que el voltaje que inyecta la fuente serie se encuentra en cuadratura con la corriente que circula por la línea donde se ha instalado el FACTS, es decir, la fuente opera a factor de potencia cero. Además, el flujo de potencia del nodo m hacia el k puede especificarse. En la figura 8.4 se presenta el modelo de estado estacionario utilizado; el nodo m es ficticio y el flujo controlado es $-P_{mk}^{esp}$. $z_s = r_{km} + jx_{km}$ es la impedancia del transformador acoplado en serie con la línea. $\bar{V}_s = |V_s| \angle \theta_s$, por lo tanto, puede calcularse la potencia activa que intercambia el dispositivo en coordenadas polares como indica la ecuación (319).

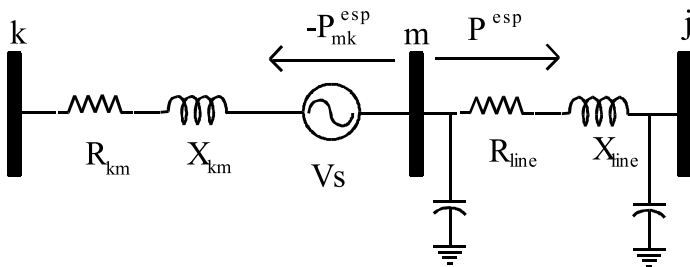


Figura 8.4 Modelo de circuito del SSSC

$$P_{SSSC} = V_S^2 g_{km} + V_S V_m g_{km} \cos \theta_S - \delta_m + b_{km} \sin \theta_S - \delta_m - V_S V_k g_{km} \cos \theta_S - \delta_k + b_{km} \sin \theta_S - \delta_k = 0 \quad (319)$$

y el flujo de potencia activa del nodo ficticio m al k se calcula mediante la ecuación (320):

$$P_{mk} = V_m^2 g_{km} + V_m V_k (g_{km} \cos(\delta_m - \delta_k) + b_{km} \sin(\delta_m - \delta_k)) - V_m V_S (g_{km} \cos(\delta_m - \theta_S) + b_{km} \sin(\delta_m - \theta_S)) \quad (320)$$

donde:

V_m, V_k	Magnitud de voltaje de los nodos k y m .
δ_m, δ_k	Fase de voltaje de los nodos k y m .
$ V_S \angle \theta_S$	Magnitud y fase de la fuente equivalente del SSSC.

Se desconoce la magnitud y fase de la fuente equivalente serie. Resolviendo las ecuaciones (319) y (320), junto con las ecuaciones de inyección de potencia nodal, se calcula el estado total del sistema incluyendo los valores de la fuente equivalente. Las condiciones de arranque para las variables del SSSC se pueden obtener usando las mismas ecuaciones (319) y (320). Cuando el SSSC está controlando el flujo de potencia activa, el sistema de ecuaciones linealizado para el sistema de la figura 8.4, se ilustra en la ecuación (321); esta expresión considera el nodo j , como nodo de referencia.

$$\begin{bmatrix} \Delta P_k \\ \Delta P_m \\ \Delta Q_k \\ \Delta Q_m \\ \Delta P_{mk} \\ \Delta P_{SSSC} \end{bmatrix} = \begin{bmatrix} \frac{\partial P_k}{\partial \delta_k} & \frac{\partial P_k}{\partial \delta_m} & \frac{\partial P_k}{\partial |V_k|} & \frac{\partial P_k}{\partial |V_m|} & \frac{\partial P_k}{\partial |V_S|} & \frac{\partial P_k}{\partial \theta_S} \\ \frac{\partial P_m}{\partial \delta_k} & \frac{\partial P_m}{\partial \delta_m} & \frac{\partial P_m}{\partial |V_k|} & \frac{\partial P_m}{\partial |V_m|} & \frac{\partial P_m}{\partial |V_S|} & \frac{\partial P_m}{\partial \theta_S} \\ \frac{\partial Q_k}{\partial \delta_k} & \frac{\partial Q_k}{\partial \delta_m} & \frac{\partial Q_k}{\partial |V_k|} & \frac{\partial Q_k}{\partial |V_m|} & \frac{\partial Q_k}{\partial |V_S|} & \frac{\partial Q_k}{\partial \theta_S} \\ \frac{\partial Q_m}{\partial \delta_k} & \frac{\partial Q_m}{\partial \delta_m} & \frac{\partial Q_m}{\partial |V_k|} & \frac{\partial Q_m}{\partial |V_m|} & \frac{\partial Q_m}{\partial |V_S|} & \frac{\partial Q_m}{\partial \theta_S} \\ \frac{\partial P_{mk}}{\partial \delta_k} & \frac{\partial P_{mk}}{\partial \delta_m} & \frac{\partial P_{mk}}{\partial |V_k|} & \frac{\partial P_{mk}}{\partial |V_m|} & \frac{\partial P_{mk}}{\partial |V_S|} & \frac{\partial P_{mk}}{\partial \theta_S} \\ \frac{\partial P_{SSSC}}{\partial \delta_k} & \frac{\partial P_{SSSC}}{\partial \delta_m} & \frac{\partial P_{SSSC}}{\partial |V_k|} & \frac{\partial P_{SSSC}}{\partial |V_m|} & \frac{\partial P_{SSSC}}{\partial |V_S|} & \frac{\partial P_{SSSC}}{\partial \theta_S} \end{bmatrix} \begin{bmatrix} \Delta \delta_k \\ \Delta \delta_m \\ \Delta |V_k| \\ \Delta |V_m| \\ \Delta |V_S| \\ \Delta \theta_S \end{bmatrix} \quad (321)$$

Si el SSSC no está controlando el flujo de potencia activa, entonces $|V_S|$ no es una variable de estado, por lo tanto, la única variable a calcular para

el dispositivo es la fase de la fuente equivalente. Es importante mencionar que pueden existir dos soluciones en este caso, ya que la fase puede tomar dos valores válidos, en adelanto o en atraso respecto de la corriente de línea. Dependiendo del valor de arranque en la fase del voltaje de la fuente equivalente, una de las soluciones puede requerir más iteraciones para converger (o incluso, que no logre convergencia).

Resultados de flujos de potencia incluyendo un dispositivo SSSC

La red para el estudio es un equivalente de 39 nodos del sistema Nueva Inglaterra, el cual se ilustra en la figura 8.5. El SSSC aparece instalado entre los nodos 15 y 14 (creando un nodo ficticio, 40). El flujo natural es igual a -0.1258 . Se varía el flujo que controla el SSSC entre $-0.3 > P_{mk}^{sp} > 0.9$ p.u. considerando una tolerancia de 10^{-5} . La referencia es el nodo 1, la condición de carga total $P_{load} = 17.5$ p.u. (modificado de la base de datos original [13]). Los gráficos de la figura 8.6 muestran algunos resultados comparativos entre los algoritmos ya mencionados; figura 8.6 a); la variación de la magnitud de la fuente equivalente serie, se ilustra en la figura 8.6 b); y la variación de la generación en el nodo compensador, en la figura 8.6 c).

La figura 8.6 a) ilustra el número de iteraciones empleando el algoritmo convencional y de corrientes; la línea con marcadores (o) en los vértices corresponde a la formulación en corrientes, y la línea sin marcas, a la formulación convencional en inyecciones de potencia. El eje de las abscisas en las figuras a), b) y c) representa la variación del flujo que se desea controlar. Se puede observar que para la mayoría de los casos el método convencional se encuentra alrededor de las 10 iteraciones, mientras que en ciertos casos el método alternativo puede rebasar las 20 iteraciones. La convergencia del método de Newton puede verse afectada por los valores de arranque que se estimen para la fuente equivalente serie. Los valores de arranque se estiman resolviendo directamente las ecuaciones (320) y (321). El gráfico de la figura 8.6 b) muestra la variación de la magnitud de la fuente equivalente serie cuando varía el flujo que se desea controlar. Es casi cero cuando el flujo controlado está cerca del flujo natural de la línea y aumenta cuando se aleja de este valor.

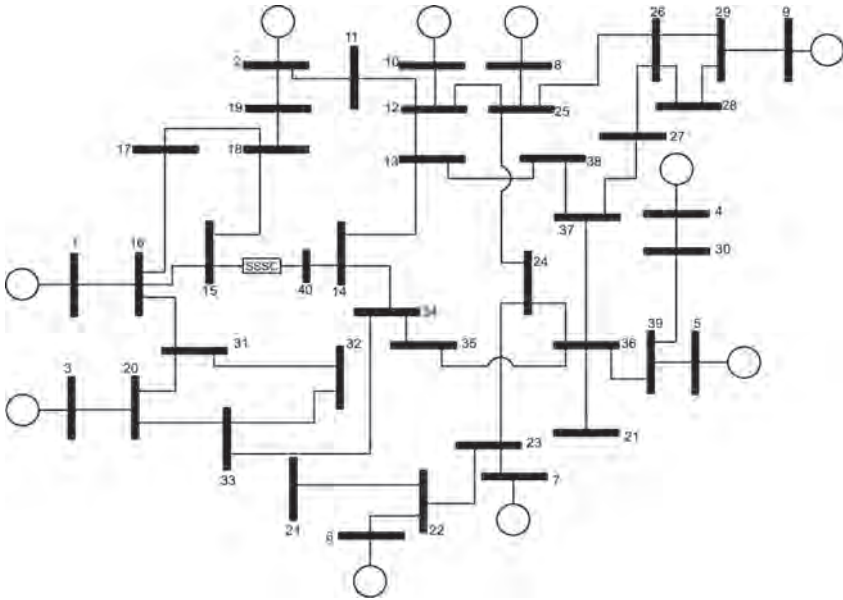


Figura 8.5 Diagrama unifilar de Nueva Inglaterra incluyendo un SSSC

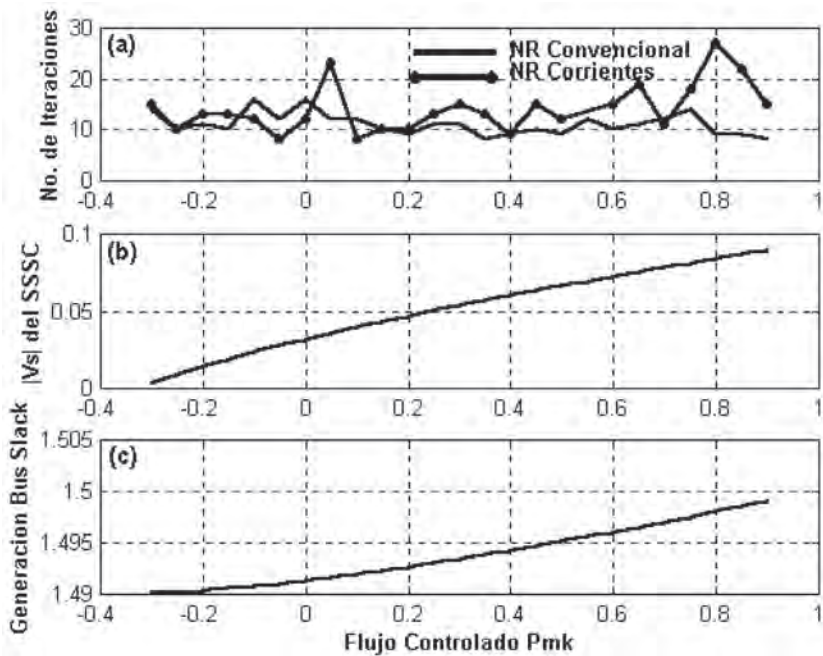


Figura 8.6 Resultados de flujos de carga para el sistema de prueba, caso SSSC

En general, es frecuente limitar las variables asociadas a los inversores, ya sea que se trate de estaciones convertidoras serie o paralelo [8], mediante las expresiones (322) y (323):

- Magnitud de voltaje inyectada por un convertidor serie:

$$|V_s| \leq |V_s^{\max}| \quad (322)$$

- La corriente a través de la fuente equivalente serie:

$$I_s = \left| \frac{\tilde{V}_m + \tilde{V}_s - \tilde{V}_k}{Z_{km}} \right| \leq I_s^{\lim} \quad (323)$$

MODELADO EN ESPACIO DE ESTADO DEL SSSC

Para analizar los detalles de la operación de un compensador serie estático sincrónico (SSSC), se resume un procedimiento basado en una secuencia de señales de disparo apropiada, basado en un inversor (VSC) de 48-pulsos. A continuación se presentan expresiones y resultados que verifican el procedimiento.

Se emplea un inversor de 48-pulsos ya que la formulación que se sigue se basa en la formulación estudiada en los capítulos 6 y 7.

Usando la configuración de la figura 8.7, y aplicando el patrón de pulsos esquematizado en la figura 8.8, los voltajes línea-neutro y línea-línea resultantes se denominan los voltajes de seis pulsos [9]. En la figura 8.8 las señales g_{s1} , g_{s2} , g_{s3} , g_{s4} , g_{s5} y g_{s6} son las señales de compuerta aplicadas a los dispositivos Q_1 , Q_2 , Q_3 , Q_4 , Q_5 y Q_6 , respectivamente, las cuales toman valores de 0 y 1 para apagar y encender el interruptor, respectivamente.

En aplicaciones de redes eléctricas se ha empleado la configuración de 48-pulsos [10], ya que presenta las siguientes ventajas:

- Es bajo el contenido armónico generado por un inversor de 48-pulsos; el primer componente armónico presente en el voltaje de salida es el 47, con amplitud menor a 2.5% del componente fundamental. Los componentes armónicos subsecuentes son de mayor frecuencia y menor amplitud. Esto reduce el contenido armónico inyectado por la VSC a la red eléctrica.
- La frecuencia de conmutación de los dispositivos es la misma que la frecuencia fundamental de los voltajes de salida, en este caso 60 Hz. Esto reduce las pérdidas de conmutación, así como la temperatura de los dispositivos.

- El voltaje nominal del capacitor de CD es bajo, reduciendo el costo de la VSC; esto es, para voltajes de salida de 58.6 kV de pico, se requiere un voltaje de capacitor de aproximadamente 11.5 kV. El rizo del voltaje del capacitor disminuye conforme el número de pulsos. Por lo tanto, en una configuración de 48-pulsos el valor del capacitor CD puede reducirse sin comprometer el nivel de rizo del voltaje CD.

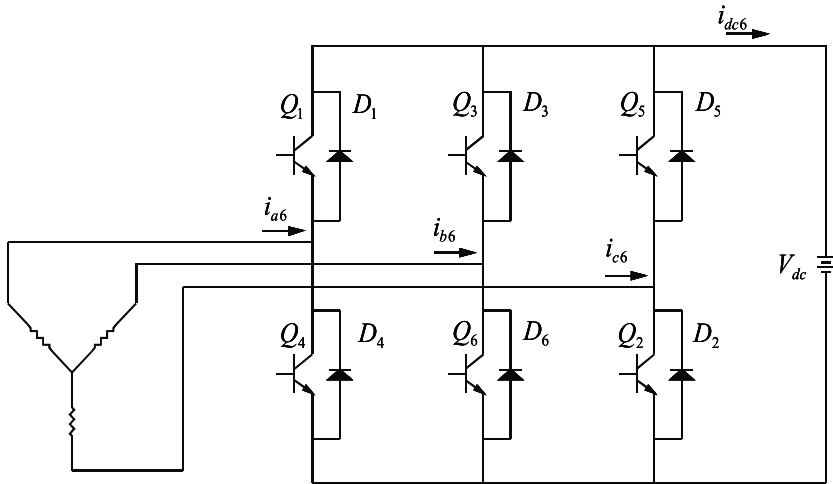
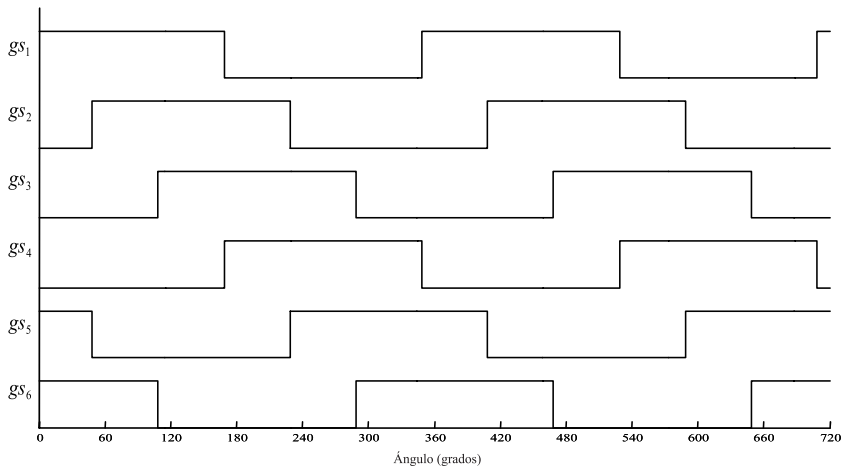


Figura 8.7 Configuración del inversor de 6-pulsos



Figuras 8.8 Patrón de pulsos para el inversor de 6-pulsos

Debido a estas ventajas es que el SSSC, basado en inversor de 48-pulsos, es una buena elección para la compensación serie de líneas de transmisión.

La teoría del SSSC se presenta en [7, 11]; en la primera referencia se desarrolla una configuración de 24-pulsos, mientras la segunda desarrolla un SSSC de 48-pulsos sin análisis de corrientes en el VSC y la carga del capacitor CD.

Los modelos dinámicos del SSSC de 48-pulsos son los modelos $dq0$ [12], y el modelo de frecuencia fundamental en coordenadas abc [11]. Los modelos $dq0$ son ampliamente utilizados debido a que simplifican los cálculos, especialmente cuando se trabaja con generadores síncronos, ya que convierten las señales senoidales trifásicas balanceadas en constantes. El conjunto de cantidades abc de un modelo dado, se transforman a un marco de referencia rotatorio síncrono empleando la transformación de Park [13].

Por otro lado, los modelos trifásicos se derivan directamente del sistema; por lo tanto, las señales obtenidas están en las coordenadas originales abc .

El modelo de frecuencia fundamental representa al SSSC solamente con los componentes de frecuencia fundamental, y no considera los componentes armónicos. Aquí se propone un modelo de funciones de conmutación en coordenadas abc , para representar el comportamiento de un inversor de 48-pulsos con mayor precisión que el modelo de frecuencia fundamental en $dq0$.

ESTRUCTURA DEL CONVERTIDOR

Utilizando ocho inversores de 6-pulsos se logra una forma de onda de 48-pulsos; estos ocho inversores de 6-pulsos comparten la misma fuente CD. El propósito de combinar los inversores es reducir el contenido armónico del voltaje resultante.

Para generar una forma de onda de 48-pulsos con un contenido armónico de orden $n = 48m \pm 1$, donde $m = 0, 1, 2, \dots$, los voltajes de los convertidores de seis pulsos requieren adecuarse en ángulo de fase, y cuatro de ellos escalarse en magnitud. Esto se logra de la siguiente manera. Cada uno de los inversores necesita un transformador de acoplamiento. Cuatro de ellos requieren una conexión estrella-estrella con relación de vueltas 1:1, y los cuatro restantes requieren una conexión delta-estrella con relación $1:1/\sqrt{3}$ [14].

Para cancelar los componentes armónicos externos al conjunto dado por $n = 48m \pm 1$, donde $m = 0, 1, 2, \dots$, los convertidores utilizan dos tipos de desplazamientos de fase. El primer desplazamiento se realiza vía los pulsos de disparo, que determinan la fase del voltaje resultante. El segundo se obtiene modificando la fase de los componentes armónicos, mediante transformadores conectados en serie con los voltajes línea-neutro en el lado primario de cada transformador de acoplamiento, para sumar un voltaje en cuadratura y producir el cambio de fase deseado [15]. Estos voltajes en cua-

dratura se toman de los voltajes trifásicos de salida de los inversores. Los voltajes modificados en fase se describen mediante, la ecuación (324).

$$\begin{aligned} v_{an}' &= v_{an} \pm v_{bc} \\ v_{bn}' &= v_{bn} \pm v_{ca} \\ v_{cn}' &= v_{cn} \pm v_{ab} \end{aligned} \quad (324)$$

donde v_{an}' , v_{bn}' y v_{cn}' son los voltajes deseados. Se suman los voltajes línea-línea para generar un voltaje línea-neutro atrasado, y se sustraen para crear uno adelantado. Los voltajes v_{bc} , v_{ca} y v_{ab} deben tener la amplitud específica para producir el cambio de fase deseado. La amplitud se determina mediante la relación de transformación de los transformadores.

Los secundarios de los transformadores de acoplamiento de cada inversor de 6-pulsos están conectados en serie para sumar el voltaje de salida, como se ilustra en la figura 8.9. En la figura 8.10 se ilustran las configuraciones para lograr adelanto y atraso de señales.

Sumando los voltajes modificados en fase de cada convertidor, se obtiene un voltaje línea-neutro de 48-pulsos [16], el cual puede calcularse mediante la ecuación (325).

$$\begin{aligned} v_{an48} = \sum_{n=1}^{\infty} \frac{8V_{dc}}{n\pi} (1 - (-1)^n) & \left(\frac{1}{3} \left(\cos\left(\frac{n\pi}{3}\right) - \cos(n\pi) \right) + \frac{1}{\sqrt{3}} \cos\left(\frac{n\pi}{6}\right) \right)^* \\ & \cos\left(\frac{n\pi}{24} - \frac{s\pi}{24}\right) \cos\left(\frac{n\pi}{48} - \frac{s\pi}{48}\right) \sin(n\omega t) \end{aligned} \quad (325)$$

donde $s = 1$ para los componentes armónicos de secuencia positiva, y $s = -1$ para los componentes armónicos de secuencia negativa.

Los voltajes v_{bn48} y v_{cn48} exhiben un comportamiento similar, excepto que están desfasados 120° y 240° , respectivamente, de v_{an48} . La figura 8.11 a) despliega el voltaje línea-neutro de 48-pulsos de la fase a , que se ha obtenido con una fuente de voltaje CD de 11.5kV.

Los valores pico de los componentes fundamental y armónicos [16], pueden calcularse mediante la ecuación (326):

$$\begin{aligned} V_{an48_1} &= \frac{16}{\pi} V_{dc} \\ V_{an48_n} &= \frac{16}{n\pi} V_{dc} \end{aligned} \quad (326)$$

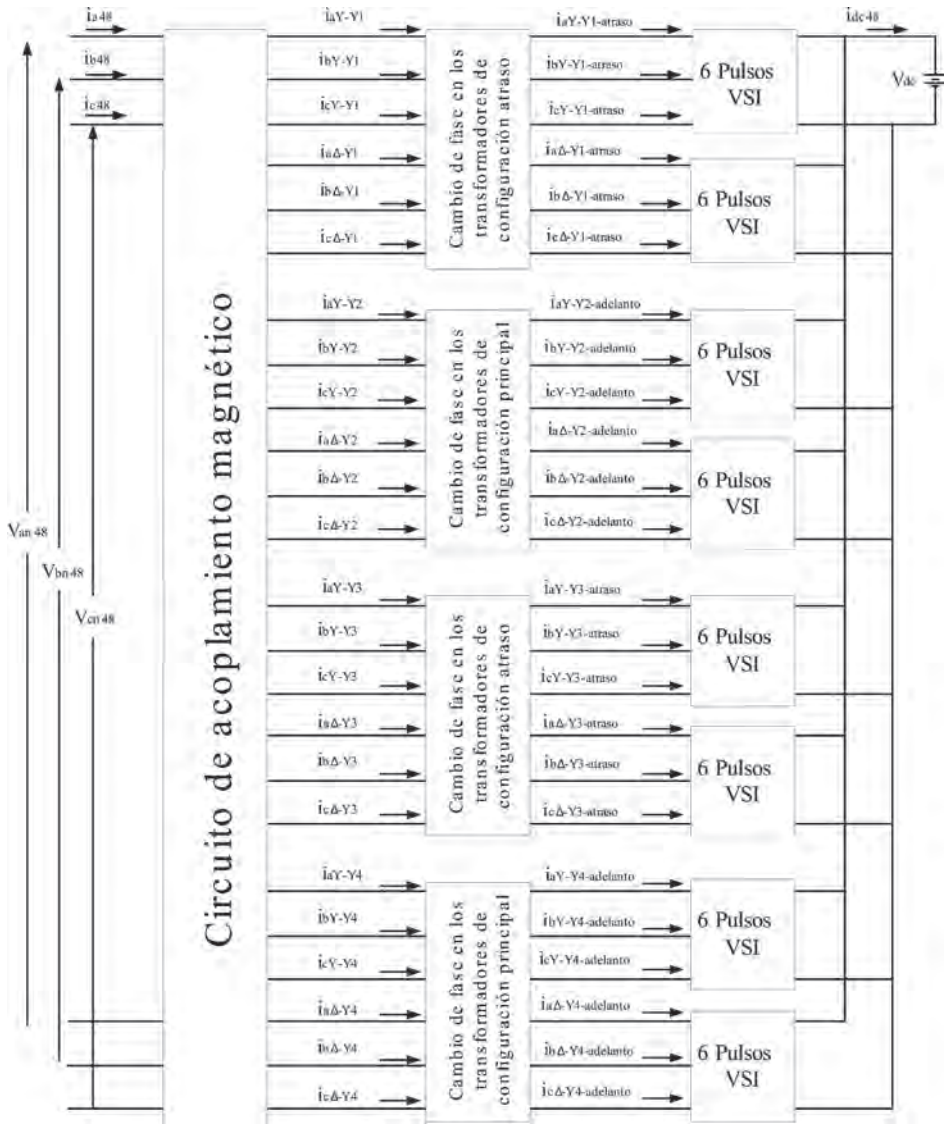


Figura 8.9. Configuración de inversor de 48-pulsos

La figura 8.11 b) presenta el contenido armónico del voltaje de 48-pulsos línea-neutro relativo al fundamental. Puede observarse que el voltaje contiene sólo armónicos de orden $n = 48m \pm 1$, donde $m = 0, 1, 2, \dots$

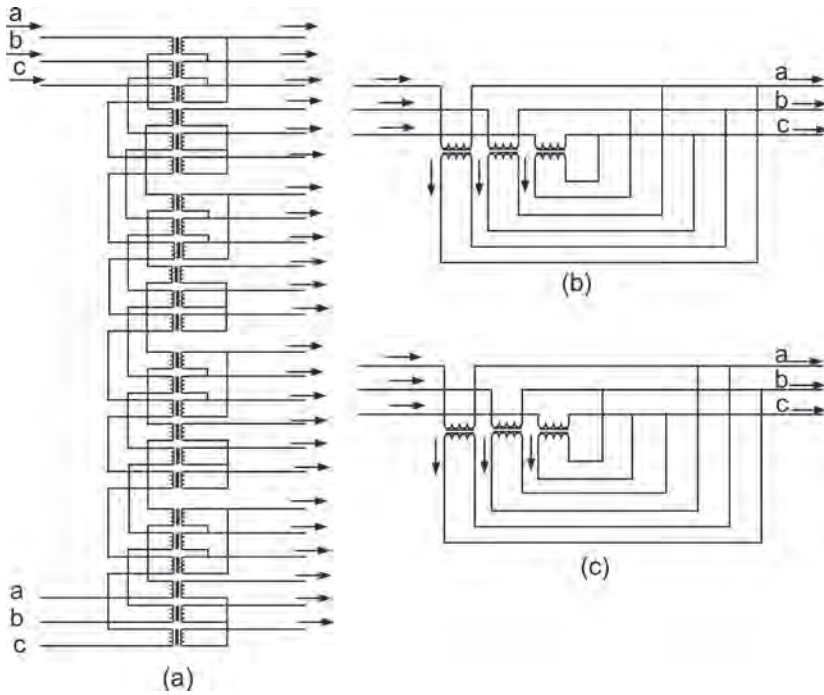


Figura 8.10 a) transformadores desfasadores
b) en atraso, c) en adelanto

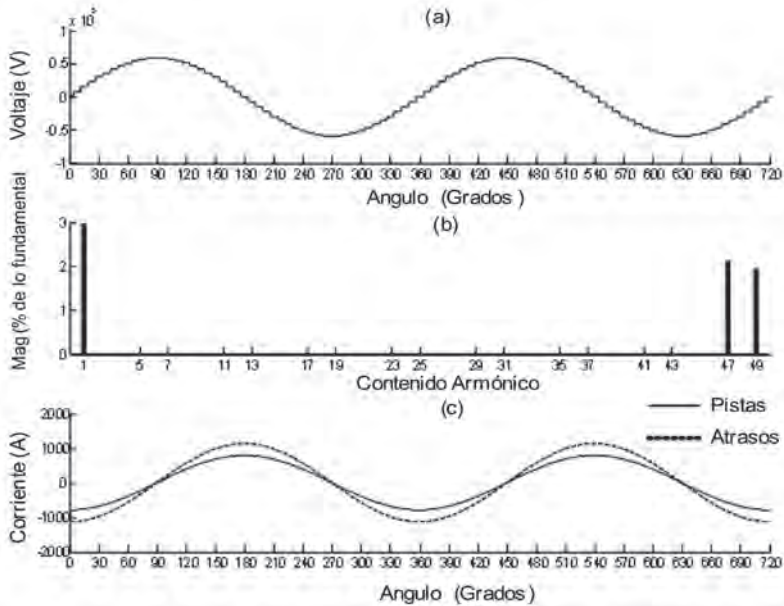


Figura 8.11. V_{an48} , su contenido armónico y corriente de línea fase a

MODELO DEL SSSC

El SSSC tiene como función principal la compensación de una línea de transmisión. Este dispositivo se inserta en serie con la línea para inyectar un voltaje en cuadratura con la corriente de línea, para emular una reactancia. La fase del voltaje inyectado determina el grado de compensación. Si el voltaje del compensador adelanta a la corriente en 90° el dispositivo actúa como reactor. De otra manera, si el voltaje inyectado atrasa la corriente en 90° , el SSSC actúa como un capacitor.

La figura 8.12 ilustra el circuito de una línea trifásica inductiva en la que se inserta el dispositivo, representado por una fuente trifásica senoidal, v_n . Se asume que el voltaje del nodo izquierdo es una fuente senoidal pura expresada mediante $v = V_m \sin(\omega t)$. Los parámetros utilizados son $V_m = 230\sqrt{2}$ kV y $L=900$ mH. Cuando se emplea el inversor de la sección precedente como SSSC, la fuente CD se reemplaza por un capacitor CD. Se asume que el voltaje CD permanece constante [9].

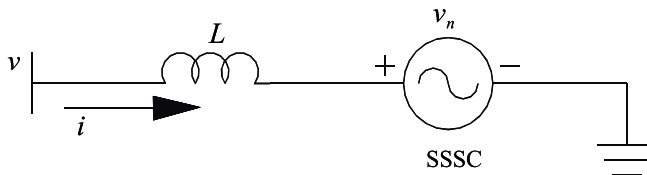


Figura 8.12 SSSC inserto en un circuito inductivo.

CORRIENTES DE LÍNEA

La ecuación (327) describe la corriente de línea para la fase a) de la figura 8.12 [16]:

$$i_{a48} = \frac{V_m}{\omega L} (-\cos(\omega t)) - \sum_{n=1}^{\infty} \frac{8V_{dc}}{n^2 \pi \omega L} (1 - (-1)^n) \left(\frac{1}{3} \left(\cos\left(\frac{n\pi}{3}\right) - \cos(n\pi) \right) + \frac{1}{\sqrt{3}} \cos\left(\frac{n\pi}{6}\right) \right) \quad (327)$$

$$\cos\left(\frac{n\pi}{24} - \frac{s\pi}{24}\right) \cos\left(\frac{n\pi}{48} - \frac{s\pi}{48}\right) (-\cos(n\omega t - n\theta))$$

donde θ determina la fase del voltaje del SSSC.

Las corrientes i_{b48} e i_{c48} presentan comportamientos similares, excepto desplazadas 120° y 240° de i_{a48} , respectivamente. La figura 8.11 a) ilustra la corriente de: línea, fase a, con $V_{dc} = 11.5$ kV.

Cuando el voltaje del SSSC adelanta a la corriente de línea en 90° , el dispositivo actúa como un reactor. La línea punteada representa la operación capacitiva, cuando el voltaje atrasa a la corriente en 90° . La corriente por la línea, sin compensación, alcanza un pico de 958.67A. Con un voltaje de capa-

citor de 11.5kV, la amplitud de la corriente varía aproximadamente 18%. En el modo inductivo la corriente disminuye alrededor de 786.16 A-pico, mientras en el modo capacitivo la corriente aumenta alrededor de 1131.18 A-pico.

El transformador de acoplamiento se forma por cuatro transformadores estrella-estrella con una relación de transformación 1:1, y cuatro transformadores delta-estrella con relación $1:1/\sqrt{3}$. Dado que los lados secundarios están en serie, la corriente de línea es la misma en todos.

Despreciando las pérdidas, las corrientes que fluyen hacia el lado secundario son iguales a las corrientes en el lado primario en cada uno de los transformadores estrella-estrella. Por lo tanto, las corrientes de línea en estos transformadores son las corrientes del lado primario. En la configuración delta-estrella debe tenerse en cuenta la conexión y la relación de vueltas. Despreciando las pérdidas, las corrientes del lado primario de cada transformador se derivan mediante la ecuación (328):

$$i_{p\Delta-Y} = \frac{i_{s\Delta-Y}}{\sqrt{3}} \quad (328)$$

donde $i_{p\Delta-Y}$ e $i_{s\Delta-Y}$ son las corrientes en los lados primario y secundario, de cada uno de los transformadores de fase en la configuración delta-estrella, respectivamente.

Para derivar las corrientes que salen del transformador delta-estrella se emplean las ecuaciones (329):

$$\begin{aligned} i_{a\Delta-Y} &= i_{ap\Delta-Y} - i_{cp\Delta-Y} \\ i_{b\Delta-Y} &= i_{bp\Delta-Y} - i_{ap\Delta-Y} \\ i_{c\Delta-Y} &= i_{cp\Delta-Y} - i_{bp\Delta-Y} \end{aligned} \quad (329)$$

donde $i_{ap\Delta-Y}$, $i_{bp\Delta-Y}$ e $i_{cp\Delta-Y}$ son las corrientes de primario, y $i_{a\Delta-Y}$, $i_{b\Delta-Y}$ e $i_{c\Delta-Y}$ son las corrientes que salen de la conexión delta-estrella, ilustrada en la figura 8.9. Para el transformador, en la configuración en atraso, la corriente se calcula mediante las ecuaciones (330):

$$\begin{aligned} i_{aY-Y-lag} &= i_{aY-Y} + i_{cY-Y} (tr) - i_{bY-Y} (tr) \\ i_{bY-Y-lag} &= i_{bY-Y} + i_{aY-Y} tr - i_{cY-Y} tr \\ i_{cY-Y-lag} &= i_{cY-Y} + i_{bY-Y} (tr) - i_{aY-Y} (tr) \end{aligned} \quad (330)$$

donde $tr = \tan \beta / \sqrt{3}$ es la relación de transformación y β es el desplazamiento angular deseado; i_{aY-Y} , i_{bY-Y} e i_{cY-Y} son las corrientes que salen

de los transformadores estrella-estrella, y pueden cambiarse por las corrientes que salen de los delta-estrella según se requiera; $i_{aY-Y-lag}$, $i_{bY-Y-lag}$ e $i_{cY-Y-lag}$ son las corrientes que salen de los transformadores en la configuración en atraso conectados a los transformadores estrella-estrella.

Para la configuración en adelanto de fase, la corriente se calcula mediante las ecuaciones (331):

$$\begin{aligned} i_{aY-Y-lead} &= i_{aY-Y} + i_{bY-Y}(tr) - i_{cY-Y}(tr) \\ i_{bY-Y-lead} &= i_{bY-Y} + i_{cY-Y} tr - i_{aY-Y} tr \\ i_{cY-Y-lead} &= i_{cY-Y} + i_{aY-Y}(tr) - i_{bY-Y}(tr) \end{aligned} \quad (331)$$

donde $i_{aY-Y-lead}$, $i_{bY-Y-lead}$ e $i_{cY-Y-lead}$ son las corrientes que salen de los transformadores con configuración en adelanto, conectados a los transformadores estrella-estrella. En ambos casos, las corrientes son las corrientes del VSC.

Corriente del capacitor

La corriente total del capacitor se calcula de las contribuciones de cada VSC. Para ilustrar este procedimiento, se explica la corriente i_{dc6} de un solo inversor de 6-pulsos, como se ilustra en la figura 8.7. La corriente i_{dc6} se calcula sumando segmentos de las corrientes de línea [18]. Los segmentos dependen del par transistor-diodo ($Q-D$) en conducción. Analizando el par superior $Q-D$, de la figura 8.7, se observa que los pares que participan en la corriente del capacitor son Q_1-D_1 , Q_3-D_3 y Q_5-D_5 , y se calcula mediante la ecuación (332).

$$i_{dc6} = g_{s1}i_{a6} + g_{s3}i_{b6} + g_{s5}i_{c6} \quad (332)$$

Utilizando este procedimiento, puede derivarse la contribución de cada VSC a la corriente del capacitor. Una vez conocidas las contribuciones puede obtenerse la corriente total del capacitor, mediante la ecuación (333):

$$i_{dc48} = i_{dcY-Y_1} + i_{dc\Delta-Y_1} + i_{dcY-Y_2} + i_{dc\Delta-Y_2} + i_{dcY-Y_3} + i_{dc\Delta-Y_3} + i_{dcY-Y_4} + i_{dc\Delta-Y_4} \quad (333)$$

La figura 8.13 muestra la corriente total del capacitor para el sistema de la figura 8.12. En la gráfica superior el SSSC actúa como un reactor, mientras en la inferior lo hace como capacitor.

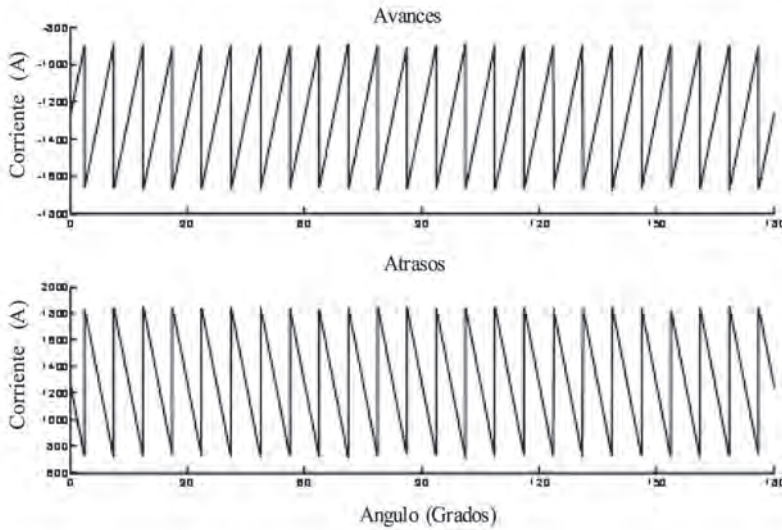


Figura 8.13 Corriente del capacitor para un SSSC de 48-pulsos

Asumiendo un inversor sin pérdidas, el capacitor está inicialmente cargado y preserva su carga durante la operación. Este comportamiento se explica mediante la ecuación (334):

$$v_c = \frac{1}{C} \int i_{dc} dt + V_0 \tag{334}$$

donde V_0 es su condición inicial.

La corriente del capacitor mostrada en la figura 8.13 tiene un valor promedio de 0 A. Así, considerando la ecuación (334) la corriente del capacitor no tiene efecto sobre su carga, independientemente del tipo de compensación que el SSSC proporcione. Esto es, cuando el voltaje del compensador está en cuadratura con la corriente de línea sólo se intercambia potencia reactiva entre el dispositivo y la red.

Cuando el voltaje del SSSC no está en cuadratura con la corriente de línea, surge otro comportamiento. Para mostrar esto, considérese un cambio de fase en v , $v = V_m \sin(\omega t - \phi)$. Para la fase a de la corriente de línea se utiliza la ecuación (335).

$$i_{a48} = \frac{V_m}{\omega L} (-\cos(\omega t - \phi)) - \sum_{n=1}^{\infty} \frac{8V_{dc}}{n^2 \pi \omega L} (1 - (-1)^n) \left(\frac{1}{3} \left(\cos\left(\frac{n\pi}{3}\right) - \cos(n\pi) \right) + \frac{1}{\sqrt{3}} \cos\left(\frac{n\pi}{6}\right) \right) \tag{335}$$

$$\cos\left(\frac{n\pi}{24} - \frac{s\pi}{24}\right) \cos\left(\frac{n\pi}{48} - \frac{s\pi}{48}\right) (-\cos(n\omega t - \theta))$$

donde ϕ determina la fase de v .

En un circuito puramente inductivo como el de la figura 8.12, la corriente atrasa al voltaje en 90° . Considerando que v experimenta un cambio de fase de $\phi = 10^\circ$, la figura 8.14 ilustra la corriente del capacitor. En el caso en adelante, el voltaje del SSSC adelanta la corriente 100° . En el caso atrasado, el voltaje del dispositivo atrasa a la corriente en 80° . El va-

lor promedio de la señal superior es negativo, y según la ecuación (334) el capacitor se descarga. En el gráfico inferior el valor promedio resulta positivo, y el capacitor se carga.

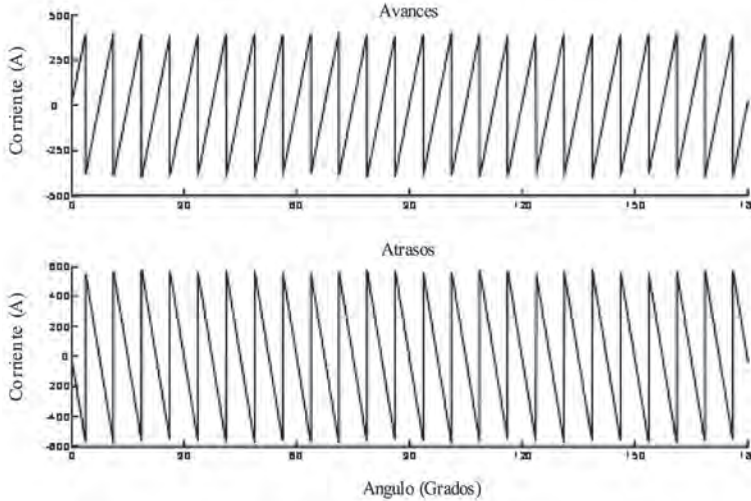


Figura 8.14 Corriente del capacitor para un SSSC de 48-pulsos con $\phi = 10^\circ$

Cuando la fase de v cambia a $\phi = -10^\circ$, la corriente del capacitor presenta el comportamiento opuesto [16]. El análisis precedente conduce a la siguiente conclusión. Cuando el voltaje del SSSC adelanta a la corriente en 90° , el dispositivo actúa como un reactor. El compensador sólo absorbe potencia reactiva. Cuando el voltaje del SSSC atrasa a la corriente en 90° , el dispositivo actúa como un condensador. El compensador sólo proporciona potencia reactiva. Cuando el voltaje del SSSC adelanta a la corriente en un ángulo entre $0-90^\circ$, absorbe potencia activa y reactiva. Cuando el voltaje del SSSC atrasa a la corriente en un ángulo entre $0-90^\circ$, entrega potencia activa y reactiva a la red.

Cuando el voltaje del SSSC adelanta a la corriente en un ángulo superior a los 90° , el dispositivo comienza a proporcionar potencia activa. Cuando el voltaje del dispositivo atrasa a la corriente en un ángulo superior a 90° , también proporciona potencia activa. Así que se puede utilizar este procedimiento para cargar y descargar el capacitor.

Ya que el grado de compensación es proporcional a la magnitud del voltaje inyectado, la compensación puede incrementarse cargando el capacitor al voltaje deseado. Por otro lado, puede descargarse para disminuir su nivel de voltaje, disminuyendo el grado de compensación.

En circuitos prácticos, los inversores sí presentan pérdidas, por lo que el ángulo del SSSC debe variarse unos grados para estar en cuadratura con la corriente de línea, permitiendo el flujo de una corriente promedio posi-

tiva en el capacitor para compensar las pérdidas, manteniendo el nivel de voltaje del capacitor.

REPRESENTACIÓN DEL INVERSOR

El modelo del inversor se obtiene utilizando un circuito equivalente con un SSSC embebido en la línea de transmisión [16-17]. El circuito consiste de una impedancia $R + jL$ que representa la impedancia del transformador de acoplamiento serie y la línea. Los nodos de envío y recepción se denotan mediante los subíndices s y r , respectivamente. Fuentes de voltaje senoidales representan las fases a , b y c del SSSC, y denotadas por v_{an48} , v_{bn48} y v_{cn48} , respectivamente, en la figura 8.15.

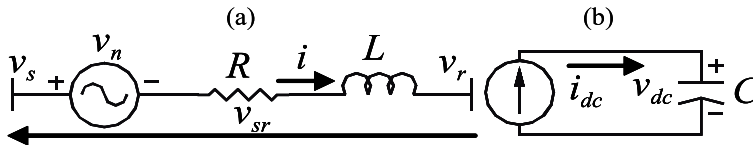


Figura 8.15 a) SSSC embebido en una línea de transmisión, b) circuito CD

De la figura 8.15 las ecuaciones (336) para la corriente y voltaje CD;

$$di_a/dt = (v_{sra} - v_{an})/L - Ri_a/L, \quad dv_{dc}/dt = i_{dc}/C \quad (336)$$

Son similares las expresiones para las otras dos fases.

El modelo de las funciones de conmutación toma en cuenta las señales de compuerta de los ocho inversores de 6-pulsos, para construir un SSSC de 48-pulsos.

Para derivar el modelo de funciones de conmutación, los voltajes de salida del SSSC de 48-pulsos y la corriente del capacitor se sustituyen en la ecuación (336). Primero, debe conocerse la contribución de cada inversor.

Usando los voltajes línea-neutro y línea-línea de un inversor de 6-pulsos en términos de las señales de compuerta [16], los desplazamientos de fase para el patrón de señales de compuerta y los transformadores desfasadores, los voltajes y la corriente del capacitor se obtienen las ecuaciones (337) y (338):

$$v_{an48sf} = a_{14} v_{dc48sf}, \quad v_{bn48sf} = a_{24} v_{dc48sf}, \quad v_{cn48sf} = a_{34} v_{dc48sf} \quad (337)$$

$$i_{dc48sf} = a_{41} i_a + a_{42} i_b + a_{43} i_c \quad (338)$$

donde:

$$\begin{aligned}
 a_{14} &= \sum_{i=1}^4 \left(\frac{2gs_{1Y-Y_i}}{3} - \frac{gs_{3Y-Y_i} + gs_{5Y-Y_i}}{3} + \beta \right) + \psi \sum_{\substack{i=1,4 \\ j=2,1}} \eta + \zeta \sum_{\substack{i=2,3 \\ j=1,2}} \eta \\
 a_{24} &= \sum_{i=1}^4 \left(\frac{2gs_{3Y-Y_i}}{3} - \frac{gs_{1Y-Y_i} + gs_{5Y-Y_i}}{3} + \sigma \right) + \psi \sum_{\substack{i=1,4 \\ j=2,1}} \rho + \zeta \sum_{\substack{i=2,3 \\ j=1,2}} \rho \\
 a_{34} &= \sum_{i=1}^4 \left(\frac{2gs_{5Y-Y_i}}{3} - \frac{gs_{1Y-Y_i} + gs_{3Y-Y_i}}{3} + \tau \right) + \psi \sum_{\substack{i=1,4 \\ j=2,1}} \gamma + \zeta \sum_{\substack{i=2,3 \\ j=1,2}} \gamma \\
 a_{41} &= \sum_{i=1}^4 (gs_{1Y-Y_i} + \beta) + \psi \sum_{\substack{i=1,4 \\ j=2,1}} \eta + \zeta \sum_{\substack{i=2,3 \\ j=1,2}} \eta \\
 a_{42} &= \sum_{i=1}^4 (gs_{3Y-Y_i} + \sigma) + \psi \sum_{\substack{i=1,4 \\ j=2,1}} \rho + \zeta \sum_{\substack{i=2,3 \\ j=1,2}} \rho \\
 a_{43} &= \sum_{i=1}^4 (gs_{5Y-Y_i} + \tau) + \psi \sum_{\substack{i=1,4 \\ j=2,1}} \gamma + \zeta \sum_{\substack{i=2,3 \\ j=1,2}} \gamma \\
 \beta &= (gs_{1\Delta-Y_i} - gs_{3\Delta-Y_i}) / \sqrt{3}, \quad \sigma = (gs_{3\Delta-Y_i} - gs_{5\Delta-Y_i}) / \sqrt{3} \\
 \tau &= (gs_{5\Delta-Y_i} - gs_{1\Delta-Y_i}) / \sqrt{3} \\
 \eta &= \left((-1)^j (gs_{3Y-Y_i} - gs_{5Y-Y_i} + (gs_{3\Delta-Y_i} - 2gs_{5\Delta-Y_i} + gs_{1\Delta-Y_i}) / \sqrt{3}) \right) \\
 \rho &= \left((-1)^j (gs_{5Y-Y_i} - gs_{1Y-Y_i} + (gs_{5\Delta-Y_i} - 2gs_{1\Delta-Y_i} + gs_{3\Delta-Y_i}) / \sqrt{3}) \right) \\
 \gamma &= \left((-1)^j (gs_{1Y-Y_i} - gs_{3Y-Y_i} + (gs_{1\Delta-Y_i} - 2gs_{3\Delta-Y_i} + gs_{5\Delta-Y_i}) / \sqrt{3}) \right) \\
 \psi &= \tan(\pi/16) / \sqrt{3}, \quad \zeta = \tan(\pi/48) / \sqrt{3}
 \end{aligned}$$

Donde gs_p , gs_3 , gs y representan el patrón de pulsos de compuerta de los interruptores [16]; $Y-Y$ y $\Delta-Y$ corresponden a la configuración de los transformadores de acoplamiento. Sustituyendo los voltajes de salida de 48-pulsos y la corriente del capacitor de la ecuación (337) y (338) en (336), y arreglando en forma matricial, se obtiene la ecuación (339):

$$\frac{d}{dt} x = Ax + Bu \tag{339}$$

$$\begin{aligned}
 \mathbf{x} &= [i_a, i_b, i_c, v_{dc}]^T & \mathbf{u} &= [v_{sra}, v_{srb}, v_{src}, 0]^T & \mathbf{B} &= \begin{bmatrix} \mathbf{B}^{3 \times 3} & 0 \\ 0 & 0 \end{bmatrix} \\
 \mathbf{B}^{3 \times 3} &= \text{diag} \left[\frac{1}{L} \right] & \mathbf{A} &= \begin{bmatrix} \mathbf{A}^{3 \times 3} & \mathbf{A}^{3 \times 1} \\ \mathbf{A}^{1 \times 3} & 0 \end{bmatrix} & \mathbf{A}^{3 \times 3} &= \text{diag} \left[-\frac{R}{L} \right] \\
 \mathbf{A}^{3 \times 1} &= \left[-\frac{a_{14}}{L}, -\frac{a_{24}}{L}, -\frac{a_{34}}{L} \right]^T & \mathbf{A}^{1 \times 3} &= \left[\frac{a_{41}}{C}, \frac{a_{42}}{C}, \frac{a_{43}}{C} \right]
 \end{aligned}$$

Resultados de simulación

El modelo de 48-pulsos de funciones de conmutación se compara con el modelo de frecuencia fundamental, y con simulaciones llevadas a cabo en PSCAD/EMTDC. Todas las simulaciones emplean el sistema de prueba de la figura 8.15 a) con los siguientes parámetros: $R=10\ \Omega$, $L=700\text{mH}$, $C=1000\ \mu\text{F}$ y voltajes pico línea-neutro $v_s = v_m \angle 30^\circ \text{kV}$, $v_r = v_m \angle 0^\circ \text{kV}$, $v_m = 230\sqrt{2}/\sqrt{3}$, en un sistema de 60Hz. El sistema de prueba no tiene control y el voltaje del capacitor tiene un valor inicial de 11.5 kV. Las simulaciones se realizan con el SSSC en su modo de operación capacitivo.

La figura 8.16 exhibe el voltaje del capacitor, su contenido armónico y el contenido armónico del voltaje de salida del SSSC. Los armónicos están normalizados respecto al fundamental (60Hz). La figura 8.16 a) muestra el voltaje del capacitor; puede apreciarse que las señales en las simulaciones con el PSCAD/EMTDC y el modelo de funciones de conmutación (SF) muestran un buen acercamiento, a diferencia del modelo de frecuencia fundamental (FF), un voltaje de capacitor casi constante.

Aunque las señales provenientes de PSCAD/EMTDC y del SF son muy similares, surge la diferencia entre ellas por las variaciones en la simulación, esto es, en el modelo propuesto los dispositivos interruptores y los transformadores se asumen sin pérdidas, a diferencia de los modelos de PSCAD/EMTDC. La discrepancia en los métodos numéricos empleados también contribuye a la disparidad entre las señales.

El modelo propuesto para el SSSC de 48-pulsos representa con mayor precisión el comportamiento del dispositivo, que el obtenido con el modelo de frecuencia fundamental y el dq0, manteniendo un compromiso entre complejidad y precisión. La figura 8.16 b) despliega el voltaje del capacitor donde puede observarse un contenido armónico de alto orden.

La figura 8.16 c) es el contenido armónico del voltaje del capacitor como un porcentaje del fundamental; las áreas sombreada, sólida y punteada representan el contenido armónico para el PSCAD/EMTDC, el modelo SF, y el modelo FF, respectivamente. Existe buena concordancia entre las simulaciones con PSCAD/EMTDC y el modelo SF en términos de los componentes armónicos presentes y sus magnitudes. El modelo FF no exhibe ninguno de los armónicos de alto orden del voltaje del capacitor.

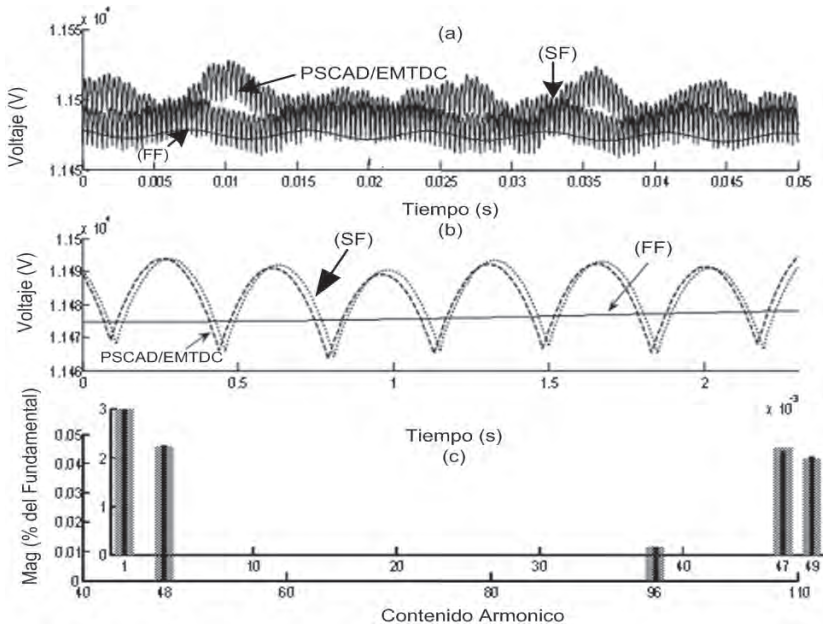


Figura 8.16 Voltaje del capacitor, sus armónicos, y contenido armónico del SSSC de 48 pulsos

En este capítulo se presentó el modelo de SSSC, en el próximo se estudiaría el controlador unificado de flujo de potencia.

REFERENCIAS

- [1] Christl, N., et al., “Advanced Series Compensation With Variable Impedance,” *EPRI Conference on FACTS, Cincinnati, OH, Nov. 14-16, 1990.*
- [2] Christl, et al., Advanced Series Compensation With Thyristor-Controlled Impedance, *CIGRE paper 14/37/38-05, 1992.*
- [3] Dávalos Marín R. J., “Modelado y análisis dinámico del TCSC y su aplicación para mejorar el comportamiento electromecánico en redes eléctricas”, tesis de Maestría, Cinvestav, Unidad Guadalajara, México, 2000.
- [4] L. Gyugyi, “Dynamic Compensation of AC Transmission Lines by Solid State Synchronous Voltage Sources,” *IEEE/PES Summer Meeting, Paper No. 93SM431-PWRD, 1993.*
- [5] N.G. Hingorani, “Flexible AC Transmission Systems,” *IEEE Spectrum, Vol. 30, No. 4, 1993, pp. 41-48.*

- [6] L. Gyugyi, "Static Synchronous Series Compensator: A Solid State Approach to the Series Compensation of Transmission Lines," *IEEE Trans. on Power Delivery*, Vol. 12, No. 1, Ene. 1997, pp. 406-417.
- [7] K. Sen, "SSSC: Theory, Modelling and Applications" *IEEE Trans. on Power Delivery*, Vol. 13 No. 1, Ene. 1998, pp. 241-246.
- [8] Jun Yong-Liu, Yong Hua-Song and P. A. Mehta, "Strategies for Handling UPFC Constraints in Steady-State Power Flow and Voltage Control," *IEEE Trans. on Power Systems*, Vol. 15, No. 2, May. 2000, pp. 566-571.
- [9] D. R. Trainer, S. B. Tennakoon and R. E. Morrison, "Analysis of GTO-based static VAR compensators", *IEE Proc. Electr. Power Appl.*, Vol. 141, pp. 293-302, November 1994.
- [10] Mori S., Matsuno K., Hasegawa T., Ohnishi S., Takeda M., Seto M., Murakami S., Ishiguro F., "Development of a Large Static VAR Generator Using Self-commutated Inverters for Improving Power System Stability", *IEEE Trans. Power Systems*, Vol. 8, pp. 371-377, February 1993.
- [11] L. Sunil Kumar and Arindam Ghosh, "Modeling and control design of a Static Synchronous Series Compensator", *IEEE Trans. Power Delivery*, vol. 14, pp. 1448-1453, October 1999.
- [12] I. Papic, "Mathematical Analysis of FACTS Devices Based on a Voltage Source converter. Part 1: Mathematical Models", *Electric Power Systems Research*, Vol. 56, pp. 139-148, November 2000.
- [13] K. R. Padiyar, *Power System Dynamics. Stability and Control*, John Wiley & Sons, 1996.
- [14] I. A. Erinmez and A. M. Foss, "Static Synchronous Compensator (StatCom)", *Cigré, Working Group 14.19*, September 1998.
- [15] Yong Hua Song and Allan T. Johns, *Flexible AC Transmission Systems (FACTS)*, IEE Power and Energy Series, 1999.
- [16] Pável Zúñiga Haro. "Solid-State Series Compensator: Configuration, Operation and Modeling." Tesis de Doctorado, CINVESTAV, Guadalajara, Jalisco, México. 2005.
- [17] Pável Zúñiga-Haro and Juan M. Ramírez, "SSSC Switching Functions Model." *IEEE Trans on Power Delivery*, Vol. 21, No. 1, January 2006, pp. 518-520
- [18] M. Mohaddes, A. M. Gole and Sladjana Elez, "Steady State Frequency Response of StatCom", *IEEE Trans. Power Delivery*, Vol. 16, pp. 18-23, January 2001.